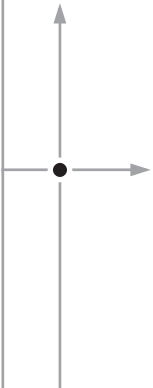


8914

双路 AES/EBU 延迟 DA 模块

指导手册



071054701
1999 年 4 月

the most watched worldwide

联系 Grass Valley

地区	电话	传真	地址	网站
北美	(800) 547-8949 支持: 530-478-4148	销售: (530) 478-3347 支持: (530) 478-3181	Grass Valley P.O. Box 599000	www.thomsongrassvalley.com
太平洋运营部	+852-2585-6688 支持: 852-2585-6579	+852-2802-2996	Nevada City, CA 95959-7900 USA	
英国、欧洲、亚洲、中东	+44 1753 218 777	+44 1753 218 757		
法国	+33 1 45 29 73 00			
德国	+49 221 1791 234	+49 221 1791 235		

版权所有 © Thomson Broadcast 和 Media Solutions 保留所有权利。

Grass Valley 网站

www.thomsongrassvalley.com 网站提供:

联机用户文档 — 有 .pdf 格式的最新版产品目录、小册子、数据表、订购指南、规划指南、手册和发行说明可供下载。

FAQ 数据库 — 从我们提供的常见问题 (FAQ) 数据库可以找到各种问题的解决方案和故障排除的方法。

软件下载 — 软件更新、驱动程序和补丁等可供下载。

目录

关于本手册	v
-------------	---

8914 双路 AES/EBU 延迟分配放大器

简介	1
模块安装	2
接线	3
输入	3
输出	4
调节、测试点和指示灯	4
延迟调节	5
48 KHz 输入信号示例	5
规格	6
维修	7
功能说明	8
接收电路	8
FPGA	9
FIFO 电路	9
线路驱动器	9
频率锁定 LED	9

索引

前言

关于本手册

本手册介绍了 Gecko 8900 系列分配放大器中一个特定模块的功能。作为此模块系列的一部分，该模块符合 Gecko 8900 系列机箱及电源文档（请参阅《8900 系列用户指南》）中的“安全与管制符合性”要求。

8914 双路 AES/EBU 延迟分配放大器

简介

随着视频和音频数字化进程的加快，延迟与广播视频关联的音频的需要也在增加。这是因为 DVE（数字视频特技）的处理时间和视频转换器的处理时间相对较长的缘故。8914 是一个成本低廉、简单易行的方案，解决了与此类长的延迟关联的口形同步错误。8914 对空间的要求最小，单板提供了两条完全可控的延迟路径。在双机架单元机箱上可安装 20 条延迟线路（10 个模块）。如果您需要的不是两路延迟，而是更多分配线路，则可将第一通道被动环接至第二通道以生成 7 路输出。8914 也是一个可安装于 8900 系列机箱的全功能时钟再生分配放大器。

参考输入的时钟将会对每个部分的所有输出进行时钟再生。延迟则通过模块前端的 16 位置旋转式开关来设置。每个延迟通道均提供旋转式微调 and 粗调开关。

8914 提供以下功能：

- 单板两路全功能延迟，
- 所有输出经过时钟再生以减少抖动，
- 最高可达半秒的延迟，以 2 ms 为增量，
- 32、44.1 和 48 KHz 采样率支持，
- 通道 1 提供 4 路输出，通道 2 提供 3 路输出，
- 通道 1 上的环通输入支持冗余系统设计，
- 接受长达 1000 米的输入电缆长度（Belden 8281 或同等），以及
- 一个 2 RU 8900 机箱可安装 20 路 AES/EBU 延迟。

接线

8900 模块位置可在机箱中互换。机箱中最多可安装的模块数为 10 个。图 2 显示了 Gecko 8900 系列机箱的后接头板。

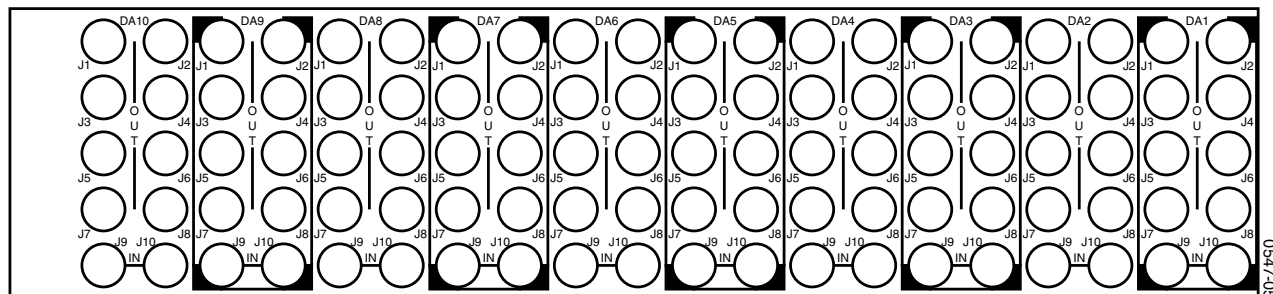


图 2. 8900 系列机箱后接头

注 在本手册的背面有一些覆膜卡，可贴在后接头 BNC 上，用于标识特定的 8914 接头功能。

输入

8914 双路 AES/EBU 延迟 DA 有两个通道。延迟 1 是一个带有环通输入的 1x4 DA。延迟 2 是一个带有端接输入的 1x3 DA。输入端的变压器耦合消除了共模噪声。

对于延迟通道 1，将一个输入源连接至一个环通输入接头，J9 或 J10（请参阅图 3）。使用 75 欧姆端接未使用的接头。使用 J7 作为延迟通道 2 的输入。J7 在内部使用 75 欧姆端接。

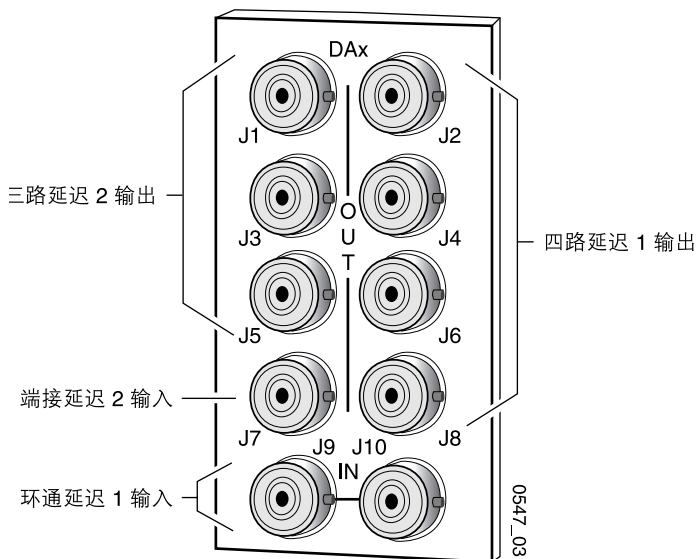


图 3. 典型的模块输入和输出

输出

延迟通道 1 有四路相同的输出 — J2、J4、J6 和 J8。延迟通道 2 有三路相同的输出 — J1、J3 和 J5。目标设备应有 75 欧姆输入阻抗。除非它有环通输入，有环通输入时未使用的环通接头必须采用 75 欧姆端接。

调节、测试点和指示灯

8914 DA 在模块前侧边带有易于使用的接地和 +5V 测试点（请参阅图 4）。

测试点之间有一个绿色的 Power On（通电）LED 指示灯。

每个时钟再生部分均锁相至其 AES 输入信号。模块前端的 Lock（锁定）LED 指示灯点亮时，表示时钟再生芯片已锁定在输入 AES 数据流上。每个通道均有一个 Lock（锁定）LED，如下所示。

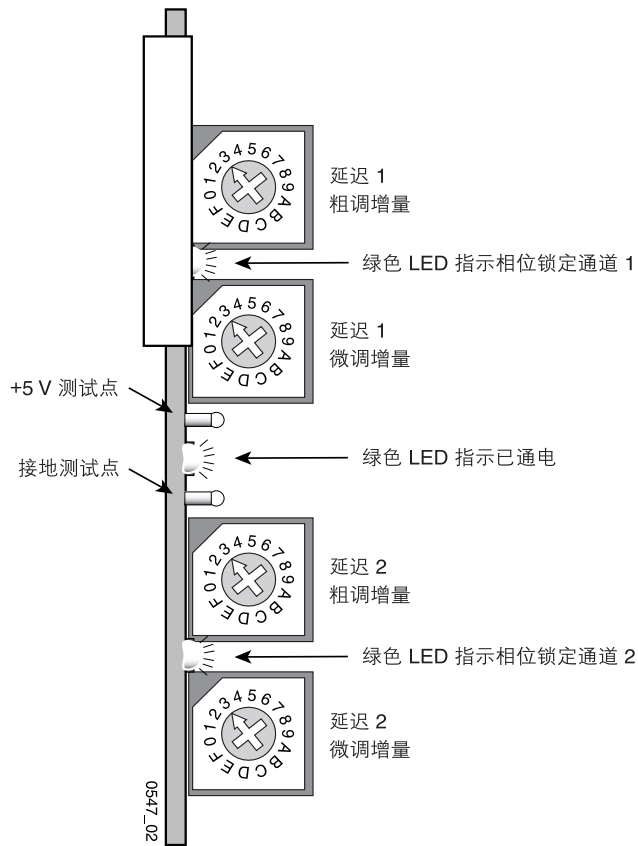


图 4. 8914 调节、测试点和指示灯

延迟调节

每个通道的信号延迟可通过两个 16 位置旋转式开关来设置，分别提供微调 and 粗调功能。信号路径固有延迟量和感生延迟的增量根据信号数据率不同而不同。表 1 提供了 3 种接受的 AES 数据率（48 KHz、44.1 KHz 和 32 KHz）的延迟值。

表 1. 延迟调节设置

输入信号	最小延迟 (开关在 0,0 时)	调节	调节增量	递增延迟范围
48 KHz	1.2 ms	微调	2 ms (96 帧)	2 ms 到 510 ms
		粗调	32 ms (8 块)	
44.1 KHz	1.305 ms	微调	2.117 ms (96 帧)	2.177 ms 到 555.9 ms
		粗调	34.88 ms (8 块)	
32 KHz	1.799 ms	微调	3 ms (96 帧)	3 ms 到 765 ms
		粗调	48 ms (8 块)	

48 KHz 输入信号示例

在未设置延迟调节（旋转式开关处于 0,0 位置）时，固有（最小）电路延迟为 1.2 ms。任何 0,0 以上的开关设置将覆盖固有延迟，从 2 ms 开始，加上所选倍数的延迟增量。

例如，将粗调设置为 0，微调设置为 1，将产生 2 ms 的延迟。开关每次微调，增量会增加 2 ms。

将粗调设置为 1，微调设置为 0，将产生 32 ms 的延迟。开关每次粗调，增量会增加 32 ms。

规格

表 2. 8914 规格

参数	值
输入	
数目	两路（1 个环通，1 个端接）
信号类型	AES/EBU 数字音频，符合 AES3id:1995 及 SMPTE 276 M
接头	75 欧姆 BNC
回波损耗	> 25 dB, 0.1 到 6 MHz
帧频	32、44.1 或 48 KHz（自动选择）
输出	
数目	七路（通道一 4 路延迟，通道二 3 路延迟）
信号类型	AES/EBU 数字音频，符合 AES3id:1995 及 SMPTE 276 M
接头	75 欧姆 BNC
回波损耗	> 25 dB, 0.1 到 6 MHz
固有抖动	< 6 ns
性能	
最小输出延迟	1.2 ms
最大输出延迟	510 ms（127.5 个 AES/EBU 块）
环境	
工作温度范围	0 到 45°C, 非冷凝
非工作温度范围	-10 到 +70°C, 非冷凝
电源要求	
供应电压	+12 伏
功耗	3.5 瓦
物理	
机箱	安装于标准双机架单元 8900 系列机箱

维修

8914 模块大量使用了表面贴装技术和编程器件，以使体积更加紧凑，技术规格更加合乎规范。电路模块不可在现场维修。

如果您的模块不能正常工作，请遵照以下程序执行：

- 检查机箱和模块电源及信号 LED。
- 检查是否存在输入信号，及其质量
- 检查源设备是否正常工作。
- 检查电缆连接。
- 检查输出连接是否符合的正确 I/O 映射（对应通道输出所用的输入正确）。

有关 8914 模块上电压测试点的详细信息，请参考图 4。

如果模块仍无法正常工作，请使用好的备件进行更换，并将故障模块送交指定的 Grass Valley 修理点。请联系您的 Grass Valley 代表咨询修理点位置。

参考本手册前面部分“联系 Grass Valley”中的 Grass Valley 客户服务信息，找到联系电话号码。

功能说明

阅读说明时请参考图 5 中的框图。

模块有 2 路输入。其中一路是环通输入。除此之外，两路输入的数据路径概念相同。输入首先由接收电路接收。接着，现场可编程门阵列 (FPGA) 将数据发送至 FIFO，然后再由其将数据传回 FPGA。最后数据发送至传输电路。

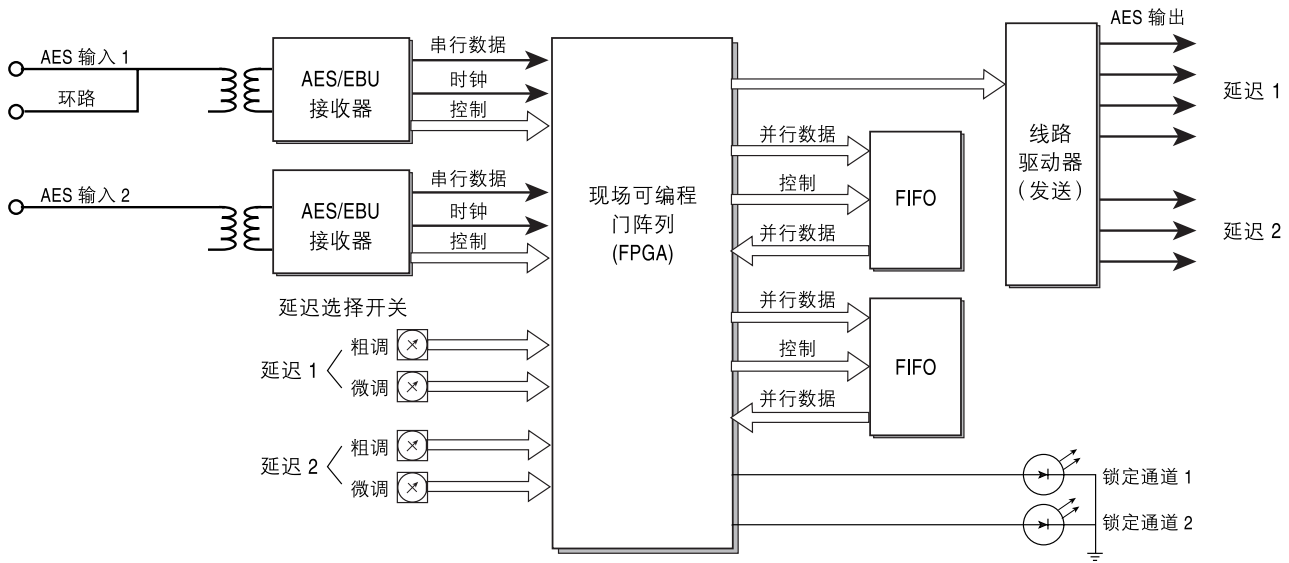


图 5. 8914 双路 AES/EBU 延迟 DA 框图

接收电路

此电路带有一个符合 EBU 标准的数字音频变压器。

AES/EBU 接收器从数字音频输入传输线路恢复音频数据和低抖动时钟信号。数据经时钟再生后，再发送到 FPGA。特殊模式可允许带有前同步码和双相标记的数据完整通过接收电路。6.144 MHz 时钟信号也同时发送至 FPGA。

0547-01

FPGA

FPGA 即现场可编程门阵列，包含专有的 Grass Valley 的控制电路。FPGA 将 AES/EBU 数据流转换为 12 位并行数据。数据宽度对应于 FIFO（先入先出）延迟电路的宽度。由于串行到并行的电路特性，将产生较小的延迟。输出进入外部 FIFO 芯片。

FIFO 电路用于产生不同大小的信号延迟。在 FPGA 中，为每个进入 FIFO 的数据流提供独立的控制器。两个控制器执行同样的功能。控制器输出以下信号：读重置、写重置、读时钟和写时钟。读写时钟为相同信号，其频率由并行数据的宽度决定。

延迟量由两个 16 位置旋转式开关决定。根据输入信号速率，微调开关将以 2 到 3 ms 的增量延迟数据。粗调开关将以 30 到 48 ms 的增量延迟数据。这里存在一个最小电路延迟，大小为 1.2 到 1.799 ms（有关精确调节的详细信息，请参阅第 4 页上的调节、测试点和指示灯）。

FIFO 电路

FIFO 电路产生信号延迟。FIFO 从 FPGA 接收并行数据。所有时钟和控制信号均由 FPGA 提供。FIFO 输出将发回 FPGA。

线路驱动器

延迟的串行数据发送至线路驱动器（传输）电路。

频率锁定 LED

打开及关闭 Signal Lock（信号锁定）LED 的逻辑由 AES/EBU 接收器上的三个错误引脚提供。未锁定错误状态（Lock（锁定）LED 关闭）表示接收器中的锁相环通未锁定到输入数据流或不存在输入信号。

索引

C

测试点 4,7

D

电路图 8

电源 2

电源要求 6

G

故障排除 7

规格 6

H

环境规格 6

J

接地 4

接线 3

K

开关 4

 旋转式 1

 延迟 1

控制器模块 2

机箱 2,3,6

框图 8

L

LED 4

连接 3

 输出 3

 输入 3

M

模块

 安装 2

 电源 2

 控制器 2

S

输出 6

 规格 6

 接头 4

 端接 3,4

输入 3,6

 规格 6

 环通 3

锁定 4

锁相 5

T

调节 1,4

X

性能 6

修理点 7

旋转式开关 1,4

Y

延迟调节 1,4,5

Z

指示灯 4

端接 3

阻抗 4

